



Institut
Mines-Télécom

Modélisation des cellules logiques ...

Modèles pour la synthèse et le placement routage, le format "Liberty"

Yves Mathieu



Introduction

Liberty : paramètres généraux

Liberty : une primitive combinatoire

Liberty : une primitive séquentielle

Conclusion

Bibliothèques de cellules standard

- La bibliothèque doit être riche:
 - En type de fonction logiques
 - En variantes de tailles de transistors ("bufferisation")
- La richesse permet aux outils de synthèse et de PR d'optimiser le design
 - En vitesse
 - En surface
 - En consommation
- Exemple de bibliothèque "industrielle":
 - 293 cellules de logique combinatoire (nand, and, aoi, oai...)
 - 88 Cellules séquentielles
 - Cellules d'arbre d'horloge, paddinf, correction d'effet d'antenne..

Caractérisation des cellules

Le format "Liberty"

- Fournir toutes les informations nécessaires à l'outil de synthèse
- Une norme de fait : le format "Liberty" de la société "Synopsys"
- Contient pour chaque cellule:
 - La fonctionnalité
 - La surface
 - La consommation
 - Les caractéristique temporelles
- Mais aussi, de manière globale:
 - Les conditions de caractérisation (Process, Tension d'alimentation, Température)
 - Les conditions de caractérisation (temps de montée, temps de propagation,...)
 - des modèles statistiques des charges de routage...

L'exemple d'une bibliothèque

Nangate 45nm Open Cell Library

- Nangate est une société spécialisée dans les outils de caractérisation de bibliothèque.
- Donation à l'organisation SI2. association de sociétés spécialisées dans la CAO électronique.
- Ne peut servir à réaliser un véritable circuit, mais utile pour l'enseignement ou la recherche.
- Basée sur le "FreePDK" de "North Carolina State University"
- Technologie "hypothétique": "Predictive Technology Model" de "Arizona State University"

Plan

Introduction

Liberty : paramètres généraux

Liberty : une primitive combinatoire

Liberty : une primitive séquentielle

Conclusion

Nangate 45nm Open Cell Library

Les unités utilisées

```
/* Units Attributes */  
voltage_unit          : "1V";  
current_unit          : "1mA";  
pulling_resistance_unit : "1kohm";  
capacitive_load_unit  (1,ff);
```

- Les données sont toutes relatives à ces unités

```
/* Operation Conditions */  
nom_process           : 1.00;  
nom_temperature       : 25.00;  
nom_voltage           : 1.10;  
  
voltage_map (VDD,1.10);  
voltage_map (VSS,0.00);
```

- Les noeuds d'alimentation sont nommés.

Nangate 45nm Open Cell Library

Les "corners" : Process, Voltage, Temperature

```
define(process_corner, operating_conditions, string);
operating_conditions (typical) {
    process_corner : "TypTyp";
    process        : 1.00;
    voltage         : 1.10;
    temperature     : 25.00;
    tree_type      : balanced_tree;
}
default_operating_conditions : typical;
```

- Le synthétiseur peut charger plusieurs fichiers ".lib" pour une même bibliothèque.
- On peut choisir le coin "PVT" le plus adapté au problème traité
- "worst" pour l'analyse du respect des Tsetup , "best" pour l'analyse du respect des Thold.

Nangate 45nm Open Cell Library

Seuils pour la mesure des temps

```
/* Threshold Definitions */  
slew_lower_threshold_pct_fall : 30.00 ;  
slew_lower_threshold_pct_rise : 30.00 ;  
slew_upper_threshold_pct_fall : 70.00 ;  
slew_upper_threshold_pct_rise : 70.00 ;  
input_threshold_pct_fall      : 50.00 ;  
input_threshold_pct_rise      : 50.00 ;  
output_threshold_pct_fall     : 50.00 ;  
output_threshold_pct_rise     : 50.00 ;
```

- Seuils (en pourcentage de la pleine alimentation) de détection des signaux logiques
- On distingue les mesures de temps de montée ou de descente
- On distingue les temps de propagation

Nangate 45nm Open Cell Library

Des valeurs et contraintes par défaut

default_inout_pin_cap	: 1.000000;
default_input_pin_cap	: 1.000000;
default_output_pin_cap	: 0.000000;
default_fanout_load	: 1.000000;
default_max_transition	: 0.198535;

- valeurs par défaut de capacités d'entrée, ou de fanout si non précisées
- Le temps de transition maximum par défaut est une contrainte:
 - Arbitraire, choisie par les concepteurs de la bibliothèque.
 - Respectée par l'outil de synthèse (ou non...)
 - Qui garantit le domaine de validité des portes de la bibliothèque.
 - QUESTION : quels compromis sont fait lors du choix de cette contrainte ?

Nangate 45nm Open Cell Library

Modèles des connections

```
wire_load("1K_hvratio_1_4") {  
  capacitance : 1.774000e-01;  
  resistance : 3.571429e-03;  
  slope : 5.000000;  
  fanout_length( 1, 1.3207 );  
  fanout_length( 2, 2.9813 );  
  fanout_length( 3, 5.1135 );  
  fanout_length( 4, 7.6639 );  
  fanout_length( 5, 10.0334 );  
  fanout_length( 6, 12.2296 );  
  fanout_length( 8, 19.3185 );  
}  
wire_load(...){...}  
...  
default_wire_load : "5K_hvratio_1_1" ;
```

- Permettre au synthétiseur d'estimer le routage avant le placement routage.
- Statistique, basée sur des mesures sur circuits réels.
- $R = resistance * fanout_length(fanout)$
- $C = capacitance * fanout_length(fanout)$
- Plusieurs modèles dépendant de la topologie du circuit
- Ici par défaut : 5K portes / facteur de forme 1

Nangate 45nm Open Cell Library

Des tables normalisés pour les différentes mesures

- Les estimations de temps de propagation, de consommation se font par tabulation
- Les outils interpolent les valeurs des tables

```
power_lut_template (Hidden_power_7) {  
    variable_1 : input_transition_time;  
    index_1 ("0.0010,0.0020,0.0030,0.0040,0.0050,0.0060,0.0070");  
}
```

- Un "template" de table de mesure de consommation (énergie)
- Nommée Hidden_power_7
- Une seule donnée en entrée de type temps de transition d'un signal
- 7 points de mesures effectués pour 7 valeurs par défaut du temps de transition.

Nangate 45nm Open Cell Library

Une table pour un temps de propagation

```
lu_table_template (Timing_7_7) {  
    variable_1 : input_net_transition;  
    variable_2 : total_output_net_capacitance;  
    index_1 ("0.0010,0.0020,0.0030,0.0040,0.0050,0.0060,0.0070");  
    index_2 ("0.0010,0.0020,0.0030,0.0040,0.0050,0.0060,0.0070");  
}
```

- Le temps de propagation d'une porte dépend:
 - De la pente du signal provoquant la transition
 - De la charge en sortie de la porte
 - $7 \times 7 = 49$ points de mesure

Plan

Introduction

Liberty : paramètres généraux

Liberty : une primitive combinatoire

Liberty : une primitive séquentielle

Conclusion

```
cell (NAND2_X4) {  
  drive_strength : 4;  
  area           : 2.394000;  
  pg_pin(VDD) {  
    voltage_name : VDD;  
    pg_type      : primary_power;  
  }...
```

- Informations générales sur la cellule
- Dimensionnement des buffers de sortie.(entier 1,2,4,8...)
- Le synthésiseur a besoin de l'information de surface
- Tous les signaux doivent être connus, ici les alimentations.

Nangate 45nm Open Cell Library

NAND2_X4 : courants statiques de fuite

```
cell_leakage_power : 69.573240;
leakage_power () {
    when          : "!A1 & !A2";
    value         : 13.930180;
}
leakage_power () {
    when          : "!A1 & A2";
    value         : 99.197450;
}
leakage_power () {
    when...
```

- La puissance statique dépend de l'état de la cellule
- Une valeur moyenne
- 4 valeurs pour les 4 entrées de la table de vérité

Nangate 45nm Open Cell Library

NAND2_X4 : un signal d'entrée : A1

```
pin (A1) {  
  direction      : input;  
  related_power_pin : "VDD";  
  related_ground_pin : "VSS";  
  capacitance     : 5.954965;  
  fall_capacitance : 5.698021;  
  rise_capacitance : 5.954965;  
}
```

- A1 est une entrée
- Capacité d'entrée A1.
- Valeur moyenne
- Valeur si le signal A1 est descendant.
- Valeur si le signal A1 est montant.

■ QUESTION : POURQUOI FAIRE CETTE DISTINCTION ?

Nangate 45nm Open Cell Library

NAND2_X4 : un signal de sortie : ZN

```
pin (ZN) {  
  direction : output;  
  related_power_pin : "VDD";  
  related_ground_pin : "VSS";  
  max_capacitance : 237.427000;  
  function : "!(A1 & A2)";  
}
```

- ZN est une sortie
- Le synthétiseur exploite l'équation combinatoire.
- La porte NAND2_X4 a une "force" 4..
- Capacité de charge max pour X1: 59.3567fF
- D'où la valeur 237.427

- QUESTION : QUELLE COHERANCE AVEC LE TEMPS DE TRANSITION MAXIMUM ?

Nangate 45nm Open Cell Library

NAND2_X4 : temps de propagation entre A1 et ZN

```
timing () {  
  related_pin    : "A1";  
  timing_sense   : negative_unate;  
  cell_fall(Timing_7_7) {  
    index_1 ("0.00117378,0.00472397,0.0171859,0.0409838,0.0780596,0.130081,0.198535");  
    index_2 ("0.365616,7.419590,14.839200,29.678400,59.356800,118.714000,237.427000");  
    values ("0.00616709,0.00999692,0.0139268,0.0217239,0.0372647,0.0683098,0.130380", \  
            "0.00734947,0.0112111,0.0151774,0.0230153,0.0385880,0.0696532,0.131734", \  
            "0.00995234,0.0155306,0.0201539,0.0279856,0.0435159,0.0745711,0.136650", \  
            "0.0111666,0.0189948,0.0256394,0.0365212,0.0535191,0.0842981,0.146225", \  
            "0.0108485,0.0208434,0.0293531,0.0434564,0.0658692,0.100138,0.161536", \  
            "0.00880319,0.0209282,0.0312687,0.0484222,0.0759517,0.118635,0.183723", \  
            "0.00494015,0.0190727,0.0312259,0.0514041,0.0838078,0.134588,0.211792");  
  }  
  cell_rise(Timing_7_7) {
```

- related_pin : de quel chemin parlons nous.
- timing_sense : la transition de sortie est dans le sens inverse de celui de l'entrée.
- cell_fall : temps de propagation pour une transition descendante de la sortie

Nangate 45nm Open Cell Library

NAND2_X4 : temps de propagation en descente entre A1 et ZN

```
timing () {  
  cell_fall(Timing_7_7) {  
    index_1 ("0.00117378,0.00472397,0.0171859,0.0409838,0.0780596,0.130081,0.198535");  
    index_2 ("0.365616,7.419590,14.839200,29.678400,59.356800,118.714000,237.427000");  
    values ("0.00616709,0.00999692,0.0139268,0.0217239,0.0372647,0.0683098,0.130380", \  
            "0.00734947,0.0112111,0.0151774,0.0230153,0.0385880,0.0696532,0.131734", \  
            "0.00995234,0.0155306,0.0201539,0.0279856,0.0435159,0.0745711,0.136650", \  
            "0.0111666,0.0189948,0.0256394,0.0365212,0.0535191,0.0842981,0.146225", \  
            "0.0108485,0.0208434,0.0293531,0.0434564,0.0658692,0.100138,0.161536", \  
            "0.00880319,0.0209282,0.0312687,0.0484222,0.0759517,0.118635,0.183723", \  
            "0.00494015,0.0190727,0.0312259,0.0514041,0.0838078,0.134588,0.211792");  
  }  
}
```

- Référence au template Timing_7_7 (pente,capa)
- Remarque : pente max < default_max_transition
- Remarque : capa max < max_capacitance
- Même chose pour une transition montante en sortie
- Même chose pour chaque chemin d'une entrée vers une sortie

Nangate 45nm Open Cell Library

NAND2_X4 : temps de transition en descente de ZN

```
fall_transition(Timing_7_7) {  
  index_1 ("0.00117378,0.00472397,0.0171859,0.0409838,0.0780596,0.130081,0.198535");  
  index_2 ("0.365616,7.419590,14.839200,29.678400,59.356800,118.714000,237.427000");  
  values ("0.00313418,0.00633765,0.00970606,0.0164353,0.0298921,0.0567985,0.110610", \  
    "0.00315002,0.00633771,0.00970602,0.0164361,0.0298928,0.0567975,0.110614", \  
    "0.00594783,0.00855601,0.0108711,0.0165314,0.0298930,0.0567989,0.110613", \  
    "0.0100557,0.0135596,0.0166079,0.0217381,0.0314545,0.0568000,0.110613", \  
    "0.0155905,0.0199433,0.0237401,0.0301861,0.0406656,0.0599695,0.110612", \  
    "0.0227162,0.0279150,0.0324341,0.0400918,0.0526945,0.0727865,0.113484", \  
    "0.0316036,0.0376134,0.0428795,0.0517033,0.0662647,0.0896769,0.127281");  
}
```

- Référence au template Timing_7_7 (pente,capa)
- Même chose pour une transition montante en sortie
- Remarque : le temps de transition maximum 0.127281 est bien inférieur a default_max_transition

Nangate 45nm Open Cell Library

NAND2_X4 : consommation dynamique interne à la porte

```
internal_power () {  
  related_pin      : "A1";  
  fall_power(Power_7_7) {  
    index_1 ("0.00117378,0.00472397,0.0171859,0.0409838,0.0780596,0.130081,0.198535");  
    index_2 ("0.365616,7.419590,14.839200,29.678400,59.356800,118.714000,237.427000");  
    values ("0.795787,0.940878,0.980508,1.014321,1.042872,1.047780,1.052940", \  
            "0.527188,0.716998,0.831193,0.921873,0.985745,1.018615,1.041402", \  
            "0.838523,0.654409,0.697793,0.801639,0.888976,0.958862,1.007789", \  
            "2.454897,1.823314,1.436914,1.141771,1.072669,1.059437,1.049585", \  
            "5.068604,4.189900,3.531058,2.676582,1.933285,1.575694,1.350992", \  
            "8.605884,7.786085,6.914839,5.578610,4.057340,2.851663,2.142791", \  
            "13.235730,12.471150,11.622380,9.965538,7.625804,5.289704,3.673908");  
  }  
}
```

- Energie consommée due à une transition de A1 provoquant une descente de ZN.
- Tous les cas autres cas doivent être traités exhaustivement...
- ATTENTION: cela n'intègre pas l'énergie fournie à la capacité de charge elle même.

Plan

Introduction

Liberty : paramètres généraux

Liberty : une primitive combinatoire

Liberty : une primitive séquentielle

Conclusion

```
cell (DFF_X2) {  
  drive_strength      : 2;  
  ff ("IQ" , "IQN") {  
    next_state        : "D";  
    clocked_on         : "CK";  
  }  
}
```

- Informations générales sur la cellule
- Dimensionnement des buffers de sortie: ici X2
- La fonction est celle d'une bascule D active sur le front montant de CK
- La bascule a deux sorties Q et QN

Nangate 45nm Open Cell Library

DFF_X2 : courants statiques de fuite

```
cell_leakage_power : 115.103670;
```

```
leakage_power () {  
  when      : "!CK & !D & !Q & !QN";  
  value     : 107.651390;  
}  
leakage_power () {  
  when      : "!CK & !D & Q & !QN";  
  value     : 115.805800;  
}  
...
```

- La puissance statique dépend de l'état de la cellule.
- Une valeur moyenne.
- La cellule étant séquentielle, le courant dépend de l'état des entrées et des sorties.
- Ici 8 cas distingués (Q et QN sont toujours opposés l'un de l'autre)

```
timing () {  
  related_pin : "CK";  
  timing_type : hold_rising;  
  fall_constraint(Hold_3_3) {  
    index_1 ("0.00117378,0.0449324,0.198535");  
    index_2 ("0.00117378,0.0449324,0.198535");  
    values ("0.000950,0.009897,0.009901", \  
            "0.004801,0.011035,0.005683", \  
            "0.144217,0.153663,0.144977");  
  }  
}
```

- Temps de maintien par rapport a CK si transition montante de D.
- Tabulé (Hold_3_3)
- Indice 1 : le temps de transition de D
- Indice 2 : le temps de transition de CK
- Même chose pour le temps de setup

■ QUESTION : ET LA CAPACITE DE CHARGE ?

Nangate 45nm Open Cell Library

DFF_X2 : consommation cachée de la porte lorsque D change

```
internal_power () {  
  
    when          : "!CK & !Q & QN";  
  
    fall_power(Hidden_power_7) {  
        index_1 ("0.00117378,0.00472397,0.0171859,0.0409838,0.0780596,0.130081,0.198535");  
        values ("4.354644,4.333607,4.304507,4.328622,4.507989,4.894921,5.519367");  
    }  
    rise_power(Hidden_power_7) {  
        index_1 ("0.00117378,0.00472397,0.0171859,0.0409838,0.0780596,0.130081,0.198535");  
        values ("3.211098,3.175770,3.145376,3.177001,3.349767,3.724420,4.327453");  
    }  
}  
}...
```

- Energie consommée due à une transition de D (pas de transition sur CLK et sur les sorties)
- Ne dépend que de la durée de la transition sur D
- ATTENTION: cela n'intègre pas l'énergie fournie à la capacité d'entrée elle même.
- 4 cas possibles entre montée descente et état de la bascule...

```
...
clock      : true;
...
timing () {

    related_pin      : "CK";
    timing_type      : min_pulse_width;
    fall_constraint(Pulse_width_3) {
        index_1 ("0.00117378,0.0449324,0.198535");
        values ("0.054590,0.069863,0.198733");
    }
    rise_constraint(Pulse_width_3) {
        index_1 ("0.00117378,0.0449324,0.198535");
        values ("0.080840,0.080924,0.198733");
    }
}
...
internal_power() {...
}...
```

- C'est une horloge
- La durée minimale de la phase "1" est tabulée
- Elle dépend du temps de transition de l'horloge.
- Il y a aussi des consommations cachées lorsqu'au front d'horloge D et Q sont déjà identiques...

■ QUESTION : ET LA CAPACITE DE CHARGE ?

Nangate 45nm Open Cell Library

DFF_X2 : Les signaux de sortie (temps/consommation)

- Les temps de transition dépendents du temps de montée de l'horloge et de la capacité de charge.
- Les temps de propagation dépendents du temps de montée de l'horloge et de la capacité de charge.
- Il n'y a consommation que consécutivement à une montée de l'horloge se traduisant par un changement de la sortie
- ATTENTION : on distingue la consommation de la sortie Q et celle de QN ???
- Ambigüité et difficulté pour la caractérisation...

Nangate 45nm Open Cell Library

DFF_X2 : temps de propagation entre CK et Q

```
timing () {  
  related_pin    : "CK";  
  timing_type    : rising_edge;  
  timing_sense   : non_unate;  
  cell_fall(Timing_7_7) {  
    index_1 ("0.00123599,0.00443724,0.0156743,0.0371331,0.0705649,0.117474,0.179199");  
    index_2 ("0.365616,3.786090,7.572190,15.144400,30.288800,60.577500,121.155000");  
    values ("0.0874481,0.0896312,0.0919357,0.0967059,0.106394,0.126047,0.165696", \  
            "0.0891898,0.0913710,0.0936702,0.0984395,0.108128,0.127776,0.167439", \  
            "0.0955517,0.0977299,0.100032,0.104802,0.114491,0.134148,0.173803", \  
            "0.106343,0.108526,0.110820,0.115589,0.125283,0.144923,0.184579", \  
            "0.117967,0.120152,0.122447,0.127218,0.136893,0.156543,0.196209", \  
            "0.129553,0.131732,0.134037,0.138800,0.148465,0.168103,0.207769", \  
            "0.140426,0.142605,0.144970,0.149736,0.159362,0.178973,0.218654");  
  }  
  ...  
}
```

- related_pin : de quel chemin parlons nous.
- cell_fall : temps de propagation pour une transition descendante de la sortie

Nangate 45nm Open Cell Library

DFF_X2 : consommation dynamique interne à la porte

```
internal_power () {  
  related_pin      : "CK";  
  fall_power(Power_7_7) {  
    index_1 ("0.00123599,0.00443724,0.0156743,0.0371331,0.0705649,0.117474,0.179199");  
    index_2 ("0.365616,3.786090,7.572190,15.144400,30.288800,60.577500,121.155000");  
    values ("4.168840,4.364666,4.462854,4.562960,4.698696,4.756801,4.762013", \  
            "4.160476,4.356432,4.456191,4.547899,4.703589,4.802671,4.753334", \  
            "4.126043,4.337316,4.449625,4.552519,4.693381,4.792054,4.736269", \  
            "4.115737,4.331015,4.432239,4.543394,4.701092,4.718867,4.804699", \  
            "4.144406,4.334134,4.440886,4.539847,4.687601,4.775435,4.844311", \  
            "4.170038,4.365766,4.476324,4.572193,4.709454,4.809763,4.862058", \  
            "4.210186,4.422595,4.532297,4.632814,4.764167,4.787845,4.773919");  
  }  
}
```

- Energie consommée due à une transition de l'horloge
- ATTENTION: cela n'intègre pas l'énergie fournie à la capacité de charge elle même.

Plan

Introduction

Liberty : paramètres généraux

Liberty : une primitive combinatoire

Liberty : une primitive séquentielle

Conclusion

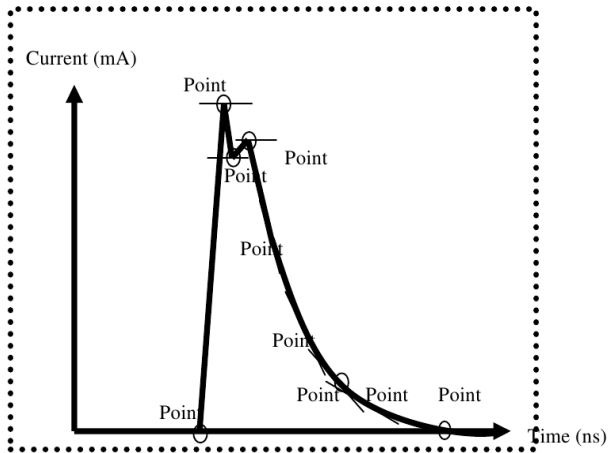
Le format Liberty

Limites du modèle NLDM

- Le modèle NLDM présenté (Non Linear Delay Model) est trop simpliste pour les technologies les plus récentes.
- La modélisation fine des "IR drop" nécessite un modèle de consommation plus élaboré.
- Evolution proposées par Synopsys (CCS pour Composite Current Source).
- Evolution proposées par Cadence (ECSM pour Effective Current Source Model).

Le format Liberty

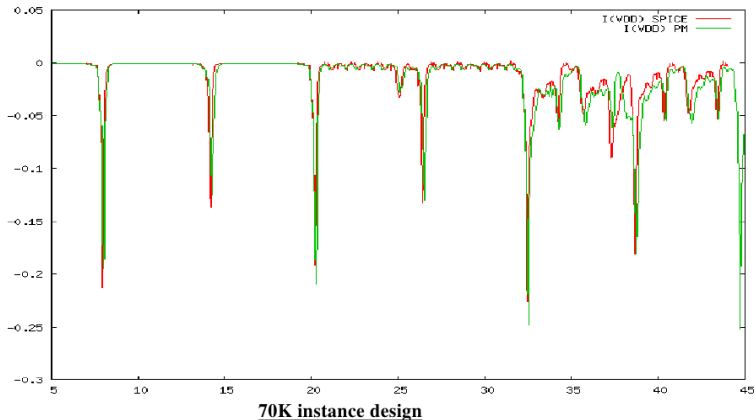
Cadence ECSM : le modèle



Source Cadence.

Le format Liberty

Cadence ECSM : simulation IRDROP



Source Cadence.

Le format Liberty

Nouveaux modèles

- La capacité d'entrée n'est plus constante mais tabulée
- La sortie est modélisée comme un générateur de courant ou de tension non linéaire
- On ne tabule pas des temps mais des formes d'onde.
- Ces modèles sont plus lourds mais permettent de s'approcher de la simulation électrique...
- Les "fondeurs" proposent les 3 modèles à leurs clients (NLDM:51Mo, ECSM:291Mo, CCS:781Mo)

Le format Liberty

Pourquoi maîtriser cette syntaxe ?

- Pour créer ses propres macro-cellules (layout full-custom caractérisé)
- Pour adapter les bibliothèques d'un fondeur à un outil particulier.
- Pour diagnostiquer d'éventuels problèmes pour des designs hiérarchiques.
- Pour mettre en place les scripts de synthèse et de PR de manière "éclairée"